

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-138553

(43)Date of publication of application : 16.05.2000

(51)Int.Cl.

H03H 9/145

H03H 3/08

H03H 9/25

H03H 9/64

(21)Application number : 10-310240

(71)Applicant : KYOCERA CORP

(22)Date of filing : 30.10.1998

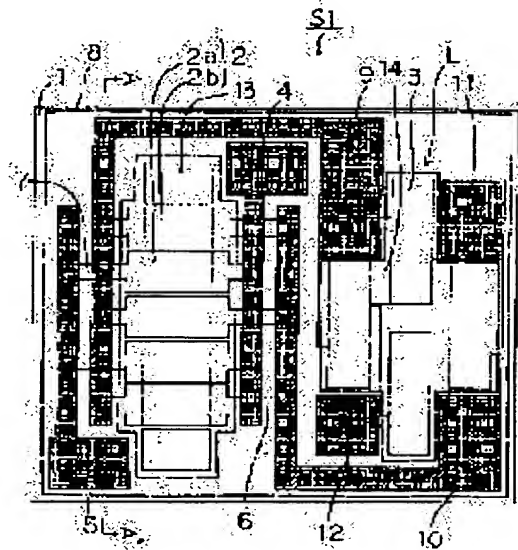
(72)Inventor : MATSUDA TOSHIYA

## (54) SURFACE ACOUSTIC WAVE FILTER AND ITS MANUFACTURE

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To obtain such a structure that a balanced surface acoustic wave filter which has a reliable electric power resistance and a smooth passing characteristic for its passing band can be manufactured in a small size and the influences of processes on its characteristics can be reduced.

**SOLUTION:** A surface acoustic wave filter S1 is constituted by connecting in parallel lattice type circuits L, in each of which surface acoustic wave resonators 3 each composed of a plurality of IDT electrode are connected to each other in a symmetric lattice, or ladder type circuits, in each of which the surface acoustic wave resonators 3 are connected in a ladder, on the input or output sides of IIDT electrodes 2 constituted by alternately juxtaposing plural IDT electrodes 2a for input and plural IDT electrodes 2b for output through wiring patterns. The IIDT electrodes 2 and extended electrode extensions 6 and 7 of the lattice circuits L are arranged on wiring patterns 4, 5, 9, 10, 11, and 12 and an insulating layer 8 disposed on the patterns.



BEST AVAILABLE COPY

## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開 2000-138553

(P 2000-138553 A)

(43) 公開日 平成12年5月16日 (2000. 5. 16)

(51) Int. Cl. 7

識別記号

F I

テーマコード\* (参考)

H O 3 H 9/145

H O 3 H 9/145

D 5J097

A

C

3/08

3/08

9/25

9/25

A

審査請求 未請求 請求項の数 3

O L

(全 7 頁)

最終頁に続く

(21) 出願番号 特願平10-310240

(22) 出願日 平成10年10月30日 (1998. 10. 30)

(71) 出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田鳥羽殿町6番地

(72) 発明者 松田 敏哉

京都府相楽郡精華町光台3丁目5番地 京セ

ラ株式会社中央研究所内

F ターム (参考) 5J097 AA26 AA28 BB01 BB11 DD25

DD29 EE08 FF01 GG01 GG03

GG04 GG05 HA02 HA07 KK04

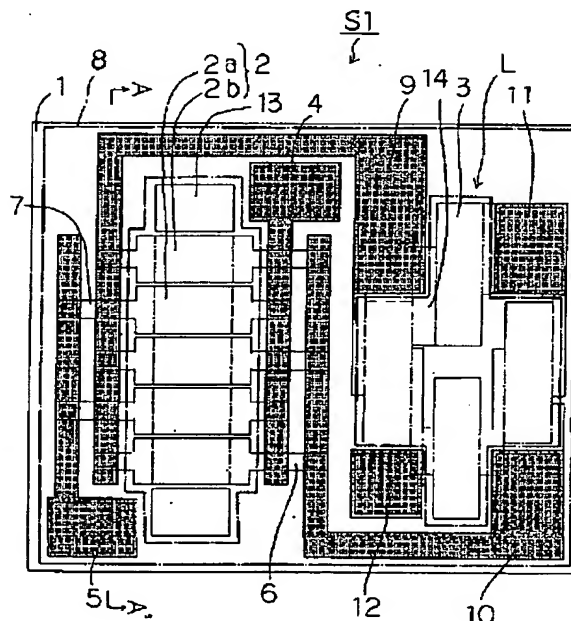
KK09

(54) 【発明の名称】 弾性表面波フィルタ及びその製造方法

(57) 【要約】

【課題】 耐電力に対して信頼性があり、通過帯域の平滑な通過特性である平衡型弾性表面波フィルタを小型に作製でき、プロセスによる特性への影響を小さくする構造が得られるようにすること。

【解決手段】 複数の入力用 I D T 電極 2 a と複数の出力用 I D T 電極 2 b とを交互に並設した I I D T 電極 2 の入力又は出力側に、複数の I D T 電極から成る弾性表面波共振子 3 同士を対称格子状に接続したラティス型回路 L、又は複数の I D T 電極から成る弾性表面波共振子を梯子状に接続したラダー型回路を配線パターンを介して接続して成る SAW フィルタ S 1 とし、I I D T 電極 2 とラティス型回路 L の電極延在部 6、7 が、配線パターン 4、5、9、10、11、12 上、及びこれらの配線パターン上に設けた絶縁層 8 上に配設する。



## 【特許請求の範囲】

【請求項 1】 複数の入力用 IDT 電極と複数の出力用 IDT 電極とを交互に並設した IIDT 電極の入力又は出力側に、複数の IDT 電極から成る弾性表面波共振子どうしを対称格子状に接続したラティス型回路、又は複数の IDT 電極から成る弾性表面波共振子を梯子状に接続したラダー型回路を配線パターンを介して接続して成り、前記 IIDT 電極と前記ラティス型回路又はラダー型回路の電極延在部が、前記配線パターン上、及び該配線パターン上に設けた絶縁層上に配設されていることを特徴とする弾性表面波フィルタ。

【請求項 2】 前記 IIDT 電極と前記ラティス型回路又はラダー型回路上に下記式を満足する保護層が積層されてなることを特徴とする請求項 1 に記載の弾性表面波フィルタ。

$$1 \times 10^9 \Omega \leq \rho / h \leq 1 \times 10^{13} \Omega$$

(ただし、 $\rho$  : 保護層の比抵抗値、 $h$  : 膜厚)

【請求項 3】 複数の入力用 IDT 電極と複数の出力用 IDT 電極とを交互に並設した IIDT 電極の入力又は出力側に、複数の IDT 電極から成る弾性表面波共振子どうしを対称格子状に接続したラティス型回路、又は複数の IDT 電極から成る弾性表面波共振子を梯子状に接続したラダー型回路を接続して成る弾性表面波フィルタの製造方法であって、前記 IIDT 電極と前記ラティス型回路又はラダー型回路とを接続する配線パターンを形成する工程、少なくとも前記 IIDT 電極と前記ラティス型回路又はラダー型回路との接続部を除く領域に絶縁層を形成する工程、及び前記 IIDT 電極と前記ラティス型回路又はラダー型回路とを形成する工程を順次行うようにしたことを特徴とする弾性表面波フィルタの製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、例えば自動車電話及び携帯電話等の移動体無線機器に内蔵される周波数帯域フィルタに関し、特に不平衡平衡変換型の弾性表面波フィルタに関する。

## 【0002】

【従来の技術】従来の弾性表面波 (Surface Acoustic Wave : 以下、SAW と略す) 装置の基本構成は、圧電基板上に一对の櫛歯状電極 (Inter Digital Transducer で、以下、IDT 電極と略す) を 1 つ以上配設され、この IDT 電極から励起される SAW の伝搬路上に、SAW を効率良く共振させるための反射器がその両端に配設される。

【0003】IDT 電極及び反射器は、例えば  $36^\circ$  Y カット X 伝搬タンタル酸リチウム単結晶等からなる圧電基板上に、蒸着法、スパッタ法等の薄膜形成法により、Al や Al-Cu 合金等の導電物がフォトリソグラフィ法で微細な電極パターンに形成され作製される。

【0004】また、この移動体通信機器等の小型・軽量

化及び低コスト化のための使用部品点数削減により、SAW フィルタに新たな機能の付加が要求されている。その一つに、受送信号周波数のダウンコンバート及びアップコンバートを行なうミキサ IC の平衡入出力端に、不平衡入力-平衡出力又は平衡入力-不平衡出力の電気接続が可能な SAW フィルタ (以下、平衡型 SAW フィルタという) が望まれている。また、ミキサ IC により平衡端で終端される公称抵抗値は変化するため、この抵抗値に合わせて平衡型 SAW フィルタの平衡端接続抵抗を設計する必要がある。

【0005】従来の SAW フィルタは、一般に不平衡入力-不平衡出力しかできない接続構造であるため (例えば、特開平 5-183380 号公報等を参照)、SAW フィルタとミキサ IC の間にバランと呼ばれる平衡-不平衡変換器を介して接続する。

【0006】また、平衡型 SAW フィルタとして、例えば図 11 に示すように、帯域外減衰量を向上させるため、鏡面对称に 2 つの共振器型フィルタ 71、72 を接続した弾性表面波フィルタ J0 が知られている (特開平 8-65094 号公報等を参照)。このような共振器型フィルタにおいては平衡入出力に対応できるものの、SAW のエネルギーが共振器型フィルタの中に蓄積させ、特に RF ブロックの帯域フィルタを形成するように構成するため、IDT 電極の櫛歯のピッチを非常に小さくしなければならぬが、これにより、RF ブロックに電力を印加した場合、電極のマイグレーションでフィルタ特性が劣化することがあり、信頼性上大きな問題となる。

【0007】これらの問題点を解決するため、まず SAW フィルタに印加される電力を分散させるべく、多数の共振器を用いて構成させた複合共振器型 SAW フィルタ構造と、平衡型 SAW フィルタとして、IDT 電極を入出力 1 つ置きに載置したマルチ電極 (Inter-digitated Inter Digital Transducer で、以下、IIDT 電極と略す) を複合させて構成し、電圧を分散させ耐電力性を向上させる必要がある。

【0008】また、IIDT 電極は IDT 電極の構成が多数であるため、従来から行われていた Al ワイヤや Au ワイヤによる配線が複雑であり、このワイヤと IIDT 電極を接続させるパッド部も多大な面積が必要となる。

【0009】そこで本出願人は、図 6 に示すように、圧電基板 51 上に複数の入力用 IDT 電極 52a と複数の出力用 IDT 電極 52b とを交互に並設した IIDT 電極 52 の入力又は出力側に、複数の IDT 電極から成る弾性表面波共振子 53 どうしを対称格子状に接続したラティス型回路 L 又は複数の IDT 電極から成る弾性表面波共振子を梯子状に接続したラダー型回路を接続して成る弾性表面波フィルタ J を提案している。なお、54 は入力電極、55 は接地電極、56 は入力側立体配線部、57 は出力側立体配線部、58 は絶縁層、59、60 はラティス型回路 L の入力電極、61、62 は平衡出力対の電極であ

る。

#### 【0010】

【発明が解決しようとする課題】しかしながら、上記のようなフィルタを立体配線接続する場合、まず図7に示すようにI I D T 5 2及び弾性表面波共振子5 3を圧電基板5 1上に形成し、次に、その上に図8に示す絶縁層5 8を形成し、最後に、図9に示す入力電極5 4、接地電極5 5、格子型電極の入力電極5 9、6 0、平衡出力対の一方の電極6 1、平衡出力対のもう一方の電極6 2を形成する構造であるので、絶縁層5 8が適度に厚くないと層間絶縁の効果が十分発揮することができなくなり、逆に各弾性表面波共振子上の絶縁層5 8が厚すぎると、フィルター特性が劣化してしまうという問題があった。

【0011】また、上記構造の場合、櫛歯電極の形成後に絶縁層5 8で保護してから配線等を形成すると、櫛歯電極上の絶縁層5 8に一度電極材料の成膜とエッチングの工程がなされるため、どうしても絶縁層5 8の表面がエッチングされ、周波数が変化するなどの問題が生ずる。

#### 【0012】

【課題を解決するための手段】上記課題を解決するため、本発明の弾性表面波フィルタは、複数の入力用I D T電極と複数の出力用I D T電極とを交互に並設したI I D T電極の入力又は出力側に、複数のI D T電極から成る弾性表面波共振子どうしを対称格子状に接続したラティス型回路、又は複数のI D T電極から成る弾性表面波共振子を梯子状に接続したラダー型回路を配線パターンを介して接続して成り、I I D T電極と前記ラティス型回路又はラダー型回路の電極延在部が、配線パターン上、及び該配線パターン上に設けた絶縁層上に配設されていることを特徴とする。

【0013】また、I I D T電極とラティス型回路又はラダー型回路上に下記式を満足する保護層が積層されることを特徴とする。

$$【0014】1 \times 10^9 \Omega \leq \rho / h \leq 1 \times 10^{13} \Omega$$

(ただし、 $\rho$ ：保護層の比抵抗値、 $h$ ：膜厚)

また、本発明の弾性表面波フィルタの製造方法は、複数の入力用I D T電極と複数の出力用I D T電極とを交互に並設したI I D T電極の入力又は出力側に、複数のI D T電極から成る弾性表面波共振子どうしを対称格子状に接続したラティス型回路、又は複数のI D T電極から成る弾性表面波共振子を梯子状に接続したラダー型回路を接続して成る製造方法であって、I I D T電極とラティス型回路又はラダー型回路とを接続する配線パターンを形成する工程、少なくともI I D T電極とラティス型回路又はラダー型回路との接続部を除く領域に絶縁層を形成する工程、及びI I D T電極とラティス型回路又はラダー型回路とを形成する工程を順次行うようにしたことを特徴とする。

#### 【0015】

【発明の実施の形態】本発明に係るSAWフィルタの実施形態を図面に基づき詳細に説明する。

【0016】図1に示すように、本発明のSAWフィルタS 1は、複数の入力用I D T電極2 aと複数の出力用I D T電極2 bとを交互に並設したI I D T電極2の入力又は出力側に、複数のI D T電極から成る弾性表面波共振子3どうしを対称格子状に接続したラティス型回路L、又は複数のI D T電極から成る弾性表面波共振子を梯子状に接続したラダー型回路を配線パターンを介して接続して成るものである。また、図5に示すように、I I D T電極2とラティス型回路L又はラダー型回路の電極延在部6、7が、配線パターン4、5、9、10、11、12上、及びこれらの配線パターン上に設けた絶縁層8上に配設されている。

【0017】また、図5に示すように、I I D T電極とラティス型回路L又はラダー型回路上に保護層15が積層されていてもよい。

【0018】ここで、圧電基板1は、 $36^\circ \pm 3^\circ$  YカットX伝搬タンタル酸リチウム単結晶、 $42^\circ \pm 3^\circ$  YカットX伝搬タンタル酸リチウム単結晶、 $64^\circ \pm 3^\circ$  YカットX伝搬ニオブ酸リチウム単結晶、 $41^\circ \pm 3^\circ$  YカットX伝搬ニオブ酸リチウム単結晶、 $45^\circ \pm 3^\circ$  XカットZ伝搬四ホウ酸リチウム単結晶等が好適に使用でき、これらの圧電基板は電気機械結合係数が大きく且つ周波数温度係数が小さいため好ましい。この圧電基板1の厚みは0.1~0.5mm程度が良く、0.1mm未満では圧電基板が脆くなり、0.5mm超では材料コストと部品寸法が大きくなり使用できない。

【0019】また、I D T電極2及び反射器13は、Al若しくはAl合金(Al-Cu系、Al-Ti系等)から成り、蒸着法、スパッタリング法、またはCVD法等の薄膜形成法により形成する。そして、I D T電極2は、対数30~200対程度、I D T電極ピッチは0.4 $\mu$ m~2.0 $\mu$ m程度、交差幅(開口幅)は1.0 $\mu$ m~5.00 $\mu$ m程度、I D T電極厚みは0.1 $\mu$ m~0.5 $\mu$ m程度とすることがSAWフィルタとしての特性を得る上で好適である。

【0020】4は入力電極用配線パターン、5は接地電極用配線パターン、6は入力側立体接続配線部、7は接地側立体接続配線部である。このような構成により、入力電極用配線パターン4及び接地電極用配線パターン5にRF電気信号を加え、立体配線された構造を持つI I D T電極2に電気信号が加えられる。

【0021】また、絶縁層8はSiO<sub>2</sub>、SiN、又はAl<sub>2</sub>O<sub>3</sub>等の1種以上から成る絶縁薄膜とする。

【0022】また、本特許に係るSAWフィルタ素子の電極及び圧電基板上のSAW伝搬部にSi、SiO<sub>2</sub>、SiN、Al<sub>2</sub>O<sub>3</sub>を保護層15として形成し、導電性異物による通電防止や耐電力向上を行うとよい。ここで、保護層15の膜厚は15nm~75nmが好ましい。15nmよ

り薄いと保護層としての機能をはたさなく、75 nmより厚いとフィルターの挿入損失が大きくなるという問題が生じる。

【0023】また、この時の保護層の比抵抗値を $\rho$ 、膜厚を $h$ としたとき $\rho/h$ が $1 \times 10^9 \sim 1 \times 10^{13} \Omega$ であると、焦電性による電極間の放電を防止することができる。

【0024】また、上記弾性表面波フィルタS1は、少なくとも以下の工程により製造される。まず、図2に示すように、IIDT電極2とラティス型回路L又はラダー型回路とを接続する配線パターン4、5、9、10、11、12を形成する工程を行う。次に、少なくともIIDT電極2とラティス型回路L又はラダー型回路との接続部を除く領域に絶縁層8を図3に示すようなパターンに形成する工程を行う。そして、図4に示すように、IIDT電極2とラティス型回路L又はラダー型回路とを形成する工程を行うようにしている。

【0025】かくして得られた弾性表面波フィルタS1によれば、図10に示すように、少なくとも中心周波数800 MHz $\sim$ 2.5 GHzの範囲における規格化周波数（周波数を中心周波数で割った値）での減衰量から、帯域内偏差の小さな非常に良好な特性が得られた。

【0026】

【実施例】図1に示したように、入力側にIIDT電極型を出力側に格子接続の共振子を配置させ、これらの配線は図1の6、7の構造によりワイヤによる配線を簡便化した設計を行った。IIDT電極の電極線幅は1.1  $\mu$ mであり、格子型に構成された直列腕共振子のIDT電極の線幅は1.05  $\mu$ mであり、また格子腕共振子のIDT電極の線幅は1.1  $\mu$ mとした。また、電極膜厚は320 Åであり、全櫛歯状電極ピッチの平均値 $\lambda$ と櫛歯状電極の電極膜厚 $h$ との比は7.4%とした。

【0027】具体的な作製方法を、以下に説明する。

【0028】42° Y カットX 伝搬タンタル酸リチウム単結晶から成る圧電基板上に、前記構造、前記共振子電極詳細を網羅する回路パターンを形成することにより作製した。まず洗浄した基板にレジストを約1  $\mu$ mの膜厚で塗布し、N<sub>2</sub> 雰囲気中でベークを行った。

【0029】次に、紫外線(Deep-UV)を用いた密着露光機によるフォトリソグラフィー法により基板上に多数のSAWフィルタのレジストのネガパターンを形成した。この時、フォトマスクは厚み0.25インチのものを使用した。

【0030】次に、ネガパターン上に電子ビーム蒸着機でAlを成膜した。その後、レジスト剥離液中で不要なAlをリフトオフし、図2に示す概略形状のAl電極パターンを作製した。次に、スパッタリング法 SiO<sub>2</sub> を成膜した。

【0031】その後、レジストを約1  $\mu$ mの膜厚で塗布し、N<sub>2</sub> 雰囲気中でベークを行った。次に、紫外線(Dee 50

p-UV)を用いた密着露光機によるフォトリソグラフィー法により基板上に図3のパターンにレジストを形成した。CF<sub>4</sub> と O<sub>2</sub> を主成分とするガスでRIEをおこない、SiO<sub>2</sub> をパターンニングした。

【0032】次に、電子ビーム蒸着機でAlを成膜した。再度上記と同様のフォトリソグラフィー技術を用い、多数のSAWフィルタのレジストのパターンを形成した。AlのエッチングはBCl<sub>3</sub> と Cl<sub>2</sub> と N<sub>2</sub> ガスを用いてRIE法により行った。その後、レジスト剥離液中で不要なAlをリフトオフし、IDT電極等の微細な回路パターンを作製した。その後、IDT電極をネットワークアナライザに接続し、挿入損失の周波数特性を測定した。

【0033】その結果、中心周波数800 MHz $\sim$ 2.5 GHzの範囲において帯域内偏差は1.2 dBであり、良好な特性を得られた。

【0034】

【発明の効果】以上説明したように、本発明の弾性表面波フィルタ及びその製造方法によれば、配線パターンの形成後に絶縁層と電極層にて立体配線されるようにしたので、絶縁層を十分に厚くすることができ、電極間容量を小さくできる。また層間絶縁層として十分な機能を持たせることができ、優れた弾性表面波フィルタを提供することができる。

【0035】また、絶縁層が微細なIDT電極のエッチング工程にさらされることがなく、周波数変化などの特性変化のない信頼性の優れた弾性表面波フィルタを提供することができる。

【0036】さらに、弾性表面波共振子上に厚い絶縁層を設ける必要がなく、これによる特性の劣化の心配がない上、弾性表面波共振子上に最適な保護層を形成することにより、信頼性や特性の優れた弾性表面波フィルタを提供することができる。

【図面の簡単な説明】

【図1】本発明に係る弾性表面波フィルタを模式的に示す概略平面図である。

【図2】本発明に係る弾性表面波フィルタの圧電基板上第1層めの平面図である。

【図3】本発明に係る弾性表面波フィルタの圧電基板上第2層めの平面図である。

【図4】本発明に係る弾性表面波フィルタの圧電基板上第3層めの平面図である。

【図5】図1におけるA-A'線断面図である。

【図6】弾性表面波フィルタを模式的に示す概略平面図である。

【図7】図5に示す弾性表面波フィルタの圧電基板上第1層めの平面図である。

【図8】図5に示す弾性表面波フィルタの圧電基板上第2層めの平面図である。

【図9】図5に示す弾性表面波フィルタの圧電基板上第3層めの平面図である。

【図10】本発明の弾性表面波フィルタの特性図である。

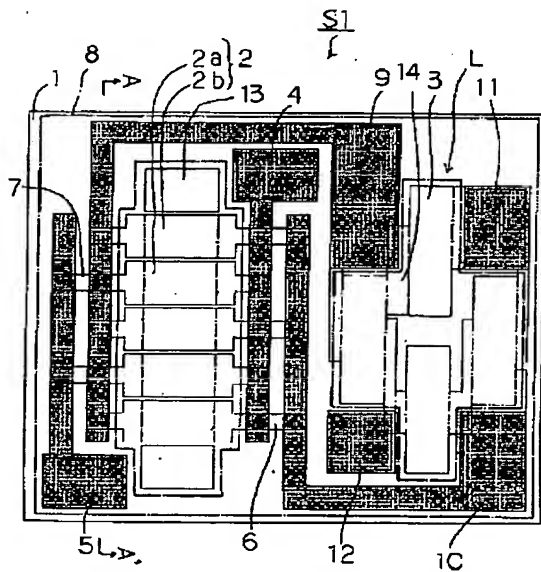
【図11】従来の共振器型フィルタの構造を示す平面図である。

【符号の説明】

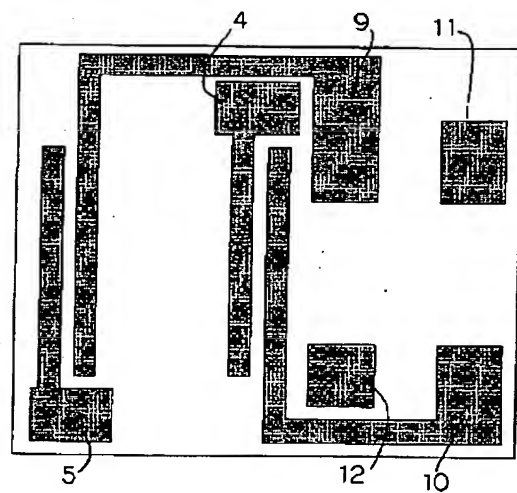
- 1：圧電基板
- 2：IIDT電極
- 3：格子型電極
- 4：入力電極

- 5：接地電極
- 6：入力側立体配線部
- 7：接地側立体配線部
- 8：絶縁層
- 9, 10：ラティス型回路の入力電極
- 11：平衡出力対の一方の電極
- 12：平衡出力対の他方の電極
- 15：保護層
- S1：弾性表面波フィルタ

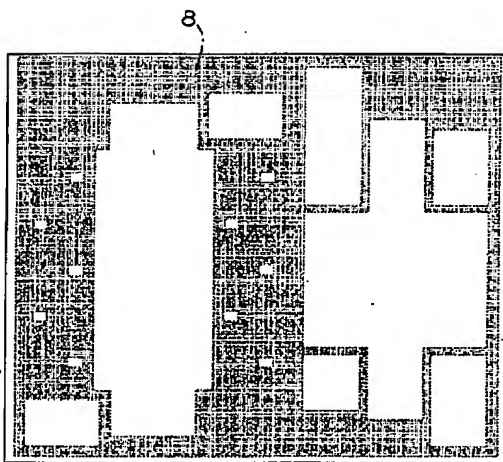
【図1】



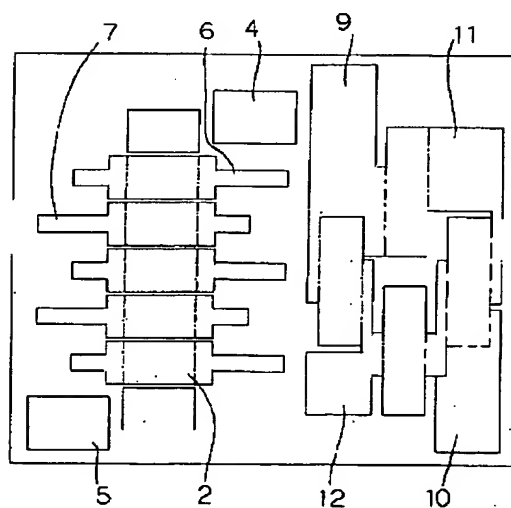
【図2】



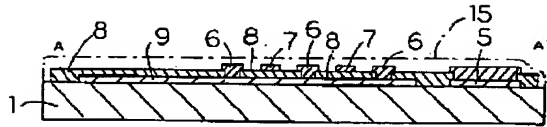
【図3】



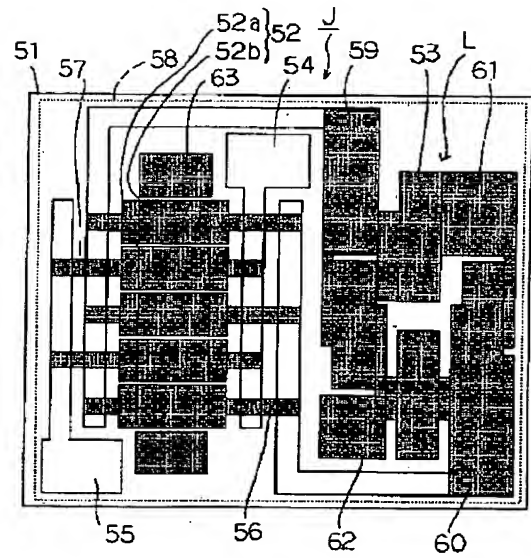
【図4】



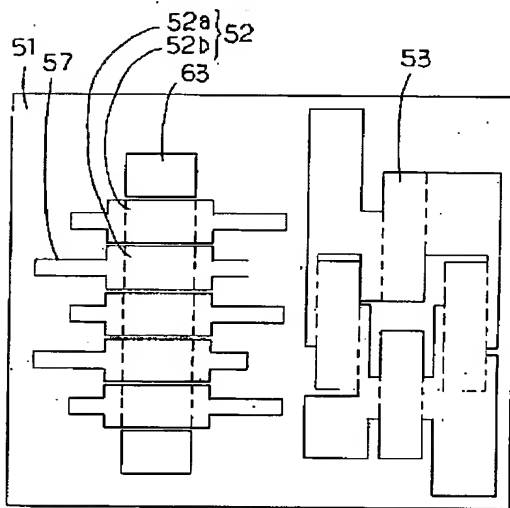
【図5】



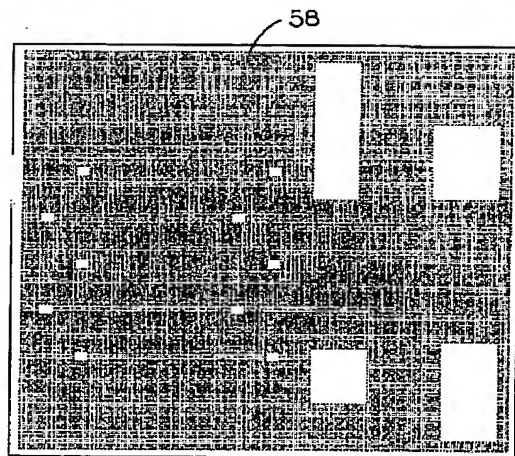
【図6】



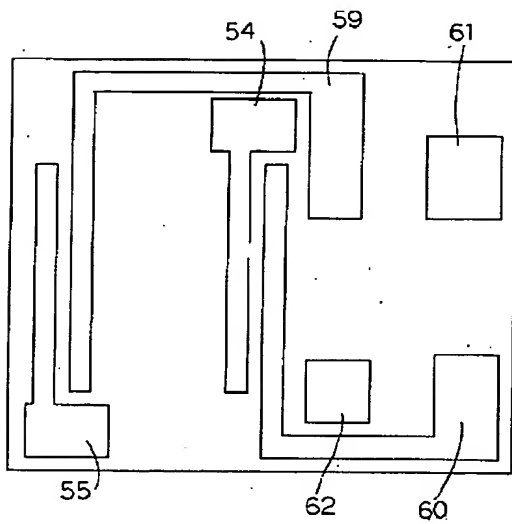
【図7】



【図8】

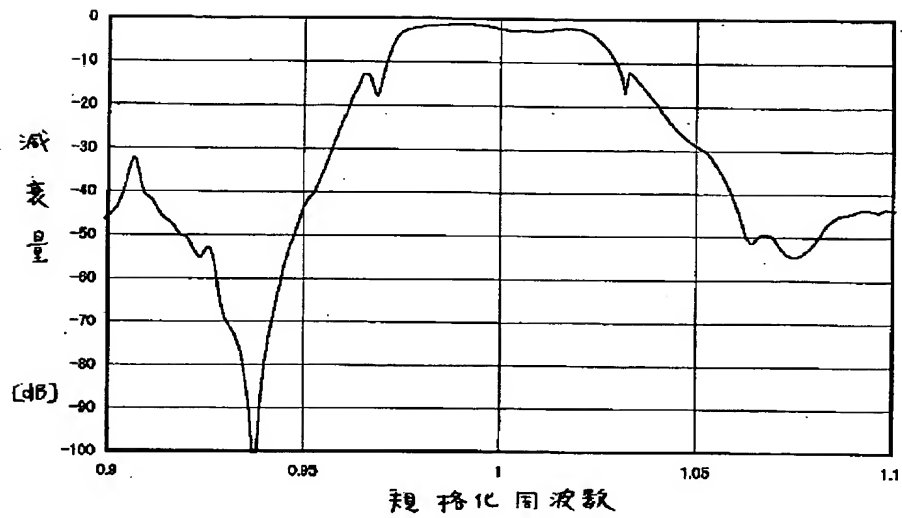


【図9】

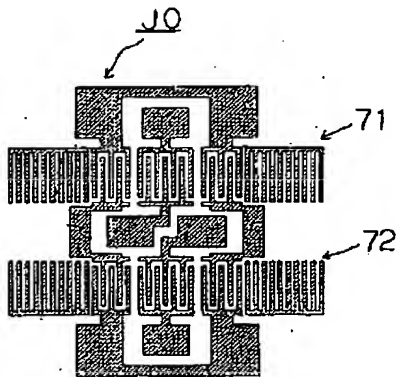




【図10】



【図11】



フロントページの続き

(51) Int. Cl. <sup>7</sup>

H03H 9/64

識別記号

F I

H03H 9/64

テーマコード\* (参考)

Z